

主要是自查。自查包括三方面内容,分别是 DRC(Design Rule Check)、checklist 自查和原理图的优化。DRC 是利用原理图工具的功能,具体操作是打开原理图文件,选中文件后,在 tools 中单击 Design Rule Check,然后选择具体检查项进行检查,不同原理图绘图软件的操作方式基本都一样,检查项主要有检查单节点网络(check single node nets)、检查未连接的总线网络(check unconnected bus net)、检查驱动接收 Pin Type 的特性(check no driving source and Pin type connect)、检查未连接的引脚(check unconnected pins)、检查重复的网络名称(check duplicate net names)、检查跨页连接的正确性(check off-page connector connect)等。checklist 自查,对于通用项可以快速通过,记录有疑问的地方,在评审的时候拿出来讨论,彻底弄清楚。原理图优化,一份复杂的原理图在绘制完成后,可能会发现有些地方是可以改进和优化的。因为在绘制过程中,在参考之前产品的原理图和与供应商沟通的过程中,了解到有更好的方案或者是有更适合的器件可以替换,因此原理图完成后需要对整份原理图进行适当优化。

2.3 电路可靠性

电路可靠性的定义是电路或元器件在规定的条件下和规定的时间内,完成规定功能的能力。电路的复杂程度、电路接口保护、信号完整性、元器件的运用状态是硬件电路可靠性的核心,如何减少电路复杂性、有效进行接口防护、保证电路信号的完整性和保证元器件运行状态的可靠性,是硬件设计人员进行硬件设计时需要重点考虑的因素。尤其是元器件运行状态的可靠性,元器件运行状态的可靠性取决于加载在器件上的各种应力,电路中使用的元器件承受了多大的电流、电压、功率、机械应力、处于直流或交流还是脉冲工作状态等,硬件设计人员要做到知根知底。同时要充分认识到电路可靠性设计的核心思想是监控过程,在设计过程中解决电路可靠性面临的挑战,而不是监控结果,打个最通俗的比喻,设计过程是怀孕过程的维护,保证优生优育。

2.3.1 电路的简化设计

电路的简化设计是指在满足电路性能要求的前提下尽可能使电路简化并合理减少器件,降低电路的复杂程度和减少元器件数量来提高电路的可靠性。电路的简化过程中要对电路原理和控制方式有深刻的理解,电路简化不是对电路功能的删减。

一般情况下,产品的硬件电路复杂性指数越高,该电路故障失效率可能性越大。电路简化以满足产品的功能需求为前提,选用更成熟电路或者集成度更高的芯片来进行电路的优化设计,电路简化后可以有效地提高产品的固有可靠性和基